

Fabrication et caractérisation DC de composants HEMTs In(Ga)AlN/GaN sur substrat silicium

Léon-Thierry OKALA, Marie LESECQ, Philippe ALTUNTAS, Jean-Claude DE JAEGER
Laboratoire IEMN
Avenue Poincaré
59652 Villeneuve d'Ascq Cedex, France

E-mail : leon-thierry.okala@ed.univ-lille1.fr

Résumé

*Cet article présente un procédé de fabrication de transistors HEMTs InAlN/GaN et AlGaIn/GaN, en lithographie optique, sur substrat Si(111). Les mesures de Hall et TLM ont permis d'évaluer la résistance de contact, la résistance carrée, la mobilité et la densité de porteurs. La caractérisation DC, réalisée sur les transistors à double grille de dimensions ($L_G * W_G$) = ($3 * 100 \mu m^2$), a permis de démontrer une densité de courant de drain maximale de 312 mA/mm et une transconductance extrinsèque maximale de 190.2 mS/mm. Les mesures AFM permettent de suivre l'évolution de la rugosité RMS après gravure de la couche de protection SiN sur AlGaIn/GaN et après dépôt de l'oxyde Al_2O_3 .*

1. Introduction

Plusieurs études ont été menées ces dernières années sur l'élaboration de procédés de fabrication de composants HEMTs à base de GaN pour des applications en télécommunications, pour la défense et en électronique de puissance. L'excellente stabilité chimique et thermique, la haute mobilité électronique, la large bande interdite et le champ de claquage élevé sont quelques propriétés physiques intrinsèques à cette famille de composants permettant leur application en milieu hostile. La technique de croissance épitaxiale par MOCVD permet le dépôt de couches de meilleure qualité sur des surfaces plus grandes, à haute température et à faible taux de dislocation comparée à la technique de croissance par MBE. Elle est la plus utilisée pour l'épitaxie sur silicium et adaptée aux HEMTs à base de GaN face Ga. Ainsi, les HEMTs à base de GaN sur silicium sont des candidats potentiels et commercialement attractifs, pour remplacer le carbure de silicium SiC [2] et le GaN massif, matériaux onéreux, puisqu'ils permettent la fabrication à grande échelle. Cependant, les principaux problèmes des composants HEMTs à base de GaN, et à contact de grille Schottky, concernent les chutes de courant de drain et les fuites de courant de grille dues aux effets de pièges en surface et volume [3] qui dégradent considérablement les performances.

La structure MIS-HEMT et la passivation des composants sont quelques solutions permettant de réduire les fuites du courant de grille [4] et la chute du courant de drain [5], ce qui améliore la commande de

grille. Cependant, cette structure nécessite l'application d'un champ électrique plus élevée, la mobilité des porteurs et la densité de puissance diminue. De plus, le fonctionnement des transistors en régime de d'accumulation s'avère indispensable pour des applications en électronique de puissance. Toutefois, le choix du diélectrique de grille (SiO_2 , Al_2O_3 , HfO_2 , TiO_2) et de la méthode de dépôt (PECVD, LPD [6], ALD [7]) doit permettre de minimiser les défauts à l'interface Oxyde/Semiconducteur.

Cet article présente, d'une part, les résultats de mesures de Hall et TLM pour les hétérostructures AlGaIn/GaN et InAlN/GaN. Et d'autre part, les résultats de mesures DC sur InAlN/GaN. Enfin, une étude de l'évolution de la rugosité après gravure et dépôt du diélectrique Al_2O_3 sur la couche de protection SiN de l'hétérostructure AlGaIn/GaN sera abordée grâce aux mesures AFM.

2. Hétérostructure et procédé de fabrication

2.1. Hétérostructures

Les hétérostructures InAlN/GaN et AlGaIn/GaN sur lesquelles ont été fabriqués les composants HEMTs sont obtenues par croissance MOCVD sur substrat Si(111) à haute résistivité. La structure InAlN/GaN, illustrée sur la figure 1(a), est constituée de la couche de nucléation épaisse AlN/GaN/AlN (2.22 μm), du canal d'électron GaN (1.7 μm), de la couche espaceur AlN (1.5 nm) qui améliore le confinement des électrons dans le canal, et de la couche barrière InAlN (10 nm) avec 17% d'indium. De même, les épitaxies réalisées pour les structures AlGaIn/GaN sur Si(111), figure 1(b), sont composées de la couche de nucléation AlN (0.2 μm) pour l'adaptation en maille progressive avec le silicium, le canal d'électron (0.5 μm), la couche barrière AlGaIn (20 nm) avec 27.5% d'aluminium et de la couche de protection SiN (4 nm) qui protège l'aluminium contenu dans la barrière contre l'oxydation. La mesure de la rugosité, après la gravure du SiN et le dépôt de l'oxyde Al_2O_3 , a été réalisée sur cet échantillon afin d'évaluer une éventuelle fluctuation des états de surface.

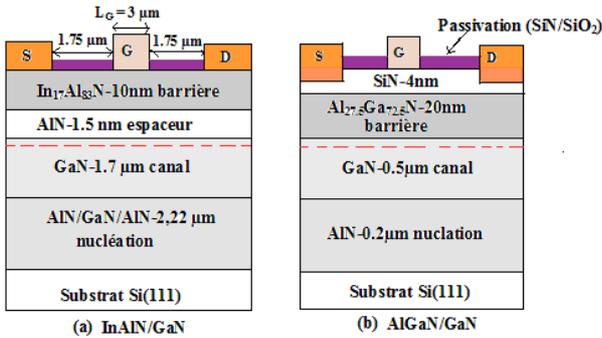


Figure 1 : Diagramme schématique de HEMTs à contact de grille Schottky sur T2515 (a) et T2552 (b)

2.2. Procédé de fabrication

La fabrication des composants commence par un traitement en surface dans une solution d'acide nitrique ($\text{HNO}_3/\text{H}_2\text{O}$) et d'acide chlorhydrique ($\text{HCl}/\text{H}_2\text{O}$) afin d'éliminer les résidus organiques et de désoxyder la surface. Le dépôt de contact ohmique est précédé d'une gravure IBE in situ de 4 min à 300 eV. Le séquentiel ($\text{Ti}/\text{Al}/\text{Ni}/\text{Au}$) = (12/200/40/100 nm) est ensuite déposé par évaporation et suivi d'un recuit thermique à 850°C pendant 30s sous atmosphère N_2 . La rampe de montée et de descente est de 10 °C/s et 45 °C/s respectivement pour les structures InAlN/GaN et AlGaIn/GaN. Ensuite, les composants sont isolés par implantation ionique H^+ . Une désoxydation ($\text{HCl}/\text{H}_2\text{O}$) de 60 s permet d'améliorer la qualité de l'interface entre le métal et le semiconducteur. La métallisation du contact Schottky (Ni/Au) = (40/300 nm) est précédé d'une gravure IBE in situ de 4 min à 300 eV. La passivation des composants est assurée par la bicouche (SiN/SiO_2). L'ouverture de passivation est effectuée dans le bâti RIE à l'aide du plasma (CHF_3/CF_4) avec un débit de gaz de 30 sccm, une puissance RF de 180 W et une pression de 50 mTorr, puis un plasma O_2 à 30 sccm, 100 W et 100 mTorr. Enfin, la métallisation (Ti/Au) = (100/400nm), illustré figure 2(b), permet l'épaississement des plots pour la caractérisation des composants.

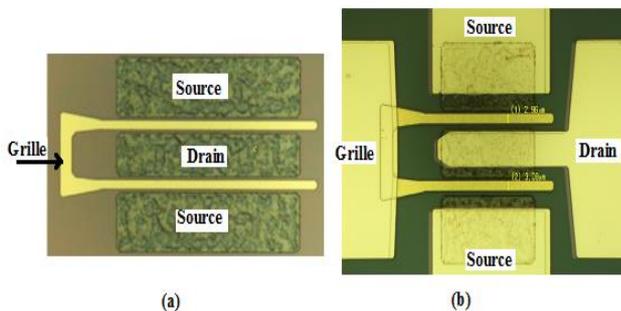


Figure 2 : Image du microscope optique du transistor HEMT à double grille centrée, avant (a) et après (b), la passivation et l'épaississement.

3. Caractérisation DC des composants et analyses

La figure 3 présente les résultats de mesures TLM deux points réalisées entre les plots de dimensions $50 \mu\text{m} \times 100 \mu\text{m}$ et espacés de 5, 10, 15 et 20 μm . La densité de courant maximale obtenue à 10 V est de 1.32 A/mm sur InAlN/GaN et 0.98 A/mm à 20 V sur AlGaIn/GaN pour l'écart minimal de 5 μm respectivement sur l'InAlN/GaN et l'AlGaIn/GaN.

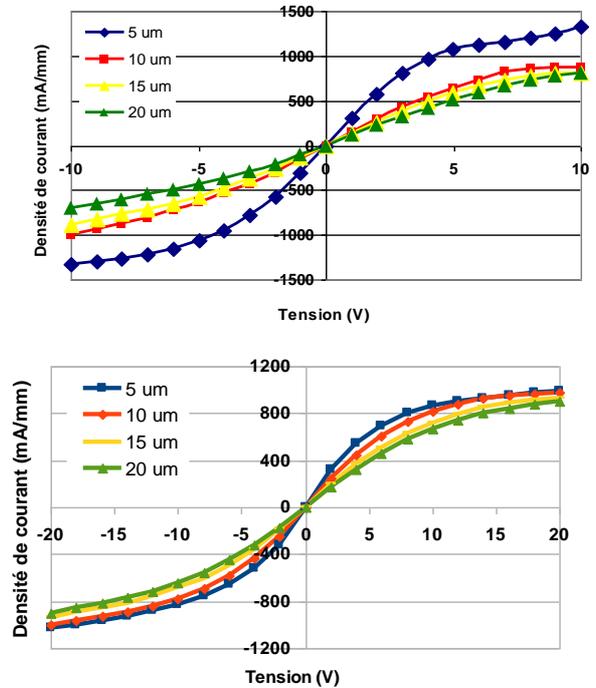


Figure 3 : Mesures TLM - I(V) sur hétérostructures InAlN/GaN (au dessus) et AlGaIn/GaN (en dessous)

Le tableau 1 synthétise les résultats de mesures de Hall et TLM quatre points. La résistance de contact et la résistance carrée obtenue respectivement sur InAlN/GaN et AlGaIn/GaN est de 0.38 $\Omega\cdot\text{mm}$, 354 Ω/\square et 0.63 $\Omega\cdot\text{mm}$, 866 Ω/\square . La résistance carrée obtenue par les mesures TLM quatre points est cohérente avec celle mesurée par effet Hall. Par ailleurs, la mobilité électronique et la densité de porteurs est beaucoup plus élevée sur la structure InAlN/GaN.

	Rc [$\Omega\cdot\text{mm}$]	R \square [Ω/\square]	μ [$\text{cm}^2/\text{V}\cdot\text{s}$]	Ns*10 ¹³ [$/\text{cm}^2$]
InAlN/GaN T2515	0.38	354	1355	1.3
AlGaIn/GaN T2552	0.63	866	1136	0.7

Tableau 1 : Synthèse de mesures de Hall et TLM sur T2515 et T2552.

La figure 4 représente la caractéristique Schottky en directe et permet d'évaluer la tension de barrière V_B égale à 1.5 V. La caractéristique expérimentale est cohérente avec le modèle mathématique.

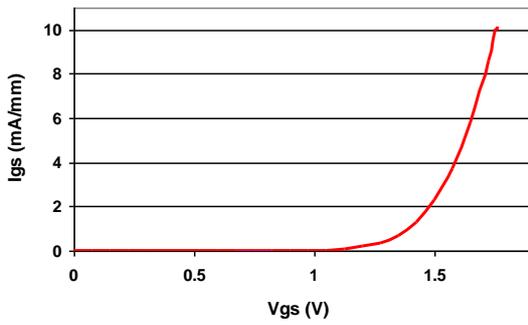


Figure 4 : Mesure du courant Schottky $I_{GS}(V_{GS})$ en directe.

La figure 5 correspond à la caractéristique logarithmique de $I_{GS}(V_{GS})$ et permet d'extraire, par extrapolation linéaire à V_{GS} faible, le courant $I_{GS0} = 1.2$ pA/mm, le coefficient de non idéalité $\eta = 3.96$ et la hauteur de barrière $\Phi_B = 0.74$ eV. Ces paramètres ont été calculés à 300K, pour une surface $L_G \cdot W_G$ de $3 \cdot 100 \mu m^2$.

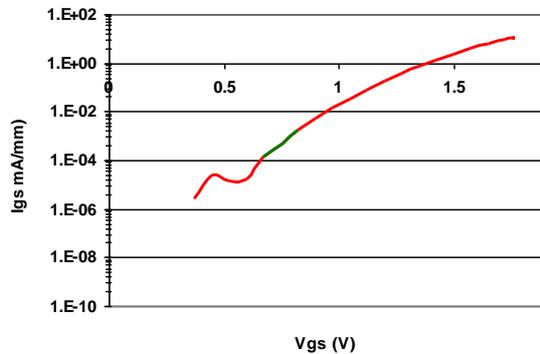


Figure 5 : Caractéristique Log ($I_{GS}(V_{GS})$).

La hauteur de barrière est calculée à partir de l'expression traduisant l'effet thermoionique intervenant dans les phénomènes de conduction d'un contact Schottky, auxquelles s'ajoute l'effet Poole-Frenkel [8] et l'effet tunnel assisté par effet de champs.

La caractérisation DC des transistors à double grille de dimensions $L_G/L_{GS}/L_{GD}/W = 3/1.75/1.75/100 \mu m$ est mesurée par l'analyseur de réseaux vectoriels (VNA) de marque Agilent Technologie N5245A avec une calibration de type LRRM.

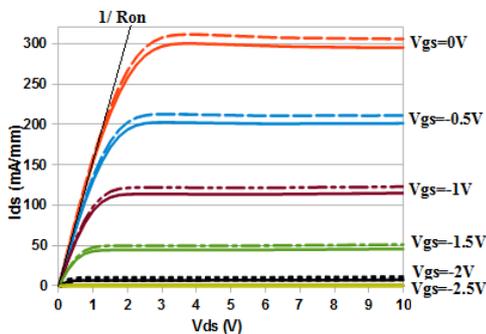


Figure 6 : Caractéristique DC - $I_{DS}(V_{GS}; V_{DS})$

La figure 6 présente le caractéristique réseau $I_{DS}(V_{DS}; V_{GS})$ du transistor InAlN/GaN entre t_0 et t_0+15 min afin d'évaluer des éventuelles fluctuations du courant en amplitude. L'écart d'amplitude du courant drain source reste assez faible. Ce phénomène traduit les effets de

pièges localisés en surface des hétérostructures. Les effets d'auto-échauffement sont à l'origine de la diminution du courant de saturation I_{DSS} . La densité de courant maximale est de 312 mA/mm à $V_{GS} = 0$ V et obtenue pour une tension $V_{DS} = 3.75$ V et la résistance R_{ON} vaut 6.3Ω .

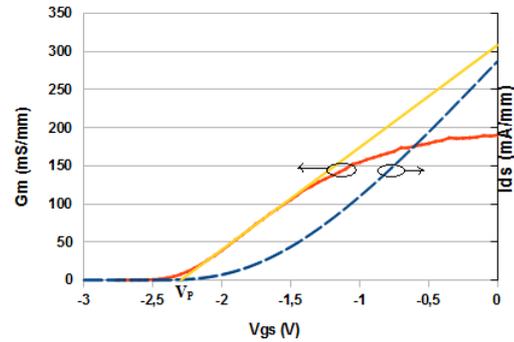


Figure 7 : Caractéristique de transfert $I_{DS}(V_{GS})$ et transconductance extrinsèque $G_m(V_{GS})$ à $V_{DS}=10V$.

La tension de pincement = -2.3 V, extraite par extrapolation linéaire de la caractéristique de transfert $I_{DS}(V_{GS})$ avec l'axe des abscisses, est illustrée sur la figure 7. La transconductance extrinsèque maximale vaut 190.2 mS/mm à $V_{GS} = 0$ V et correspond à une densité maximale de courant de 287.2 mA/mm.

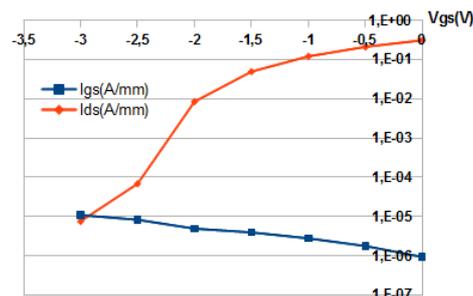


Figure 8 : caractéristique $I_{DS}(V_{GS})$ et $I_{GS}(V_{GS})$

La caractéristique $I_{DS}(V_{GS})$ et $I_{GS}(V_{GS})$ de la figure 8 met en évidence l'intérêt de la couche de nucléation [9] épaisse de l'épitaxie InAlN/GaN sur la commande de grille mais aussi d'importante fuite du courant de grille. Ce dernier augmente d'un ordre de grandeur sur 3 V. Les courants I_{ON} et I_{OFF} , respectivement égale à I_{DS} pour $V_{GS} = 0$ V et $V_{GS} = V_P$, permettent d'évaluer le rapport I_{ON} sur I_{OFF} égale à 4566. Les mesures des paramètres de la matrice Scattering ont permis de mesurer le gain en courant H_{21} (dB) égale à 6.2 dB à 1GHz, le gain unilatéral maximal de Mason et le gain maximum disponible. La fréquence de coupure est de 2.10GHz et la fréquence maximale d'oscillation vaut 4.60 GHz.

Pour l'étude de la rugosité, 10 nm d'oxyde Al_2O_3 ont été déposés par la méthode de dépôt par couche atomique ALD et par voie thermique à 300 °C à la vitesse de 0.1 nm/cycle sur l'hétérostructure SiN/AlGaIn/GaN. Le dépôt thermique permet d'augmenter les pressions de vapeur du précurseur TMA (Triméthylaluminium) et H_2O , puis la purge se fait à l'argon. Le tableau 2, met en évidence l'évolution de la rugosité RMS après gravure de la couche de SiN par plasma (CHF_3/CF_4) = (40/40 sccm), 180W et 50mTorr dans le bâti RIE. Les données du tableau 3 sont obtenues après dépôt de l'oxyde Al_2O_3 , le

recuit à 700°C pendant 1mn et la gravure plasma Cl₂ à faible pression dans le bâti ICP-RIE.

	Avant gravure	Avant gravure	Après gravure	Après gravure
$t_{GRAVURE}$	RMS [nm] 1*1 μm^2	RMS [nm] 0.5*0.5 μm^2	RMS [nm] 1*1 μm^2	RMS [nm] 0.5*0.5 μm^2
88s	0.66	0.52	0.44	0.43
176s	0.87		0.51	0.48
360s	0.79		0.48	

Tableau 2 : Résultats de mesures AFM (a)

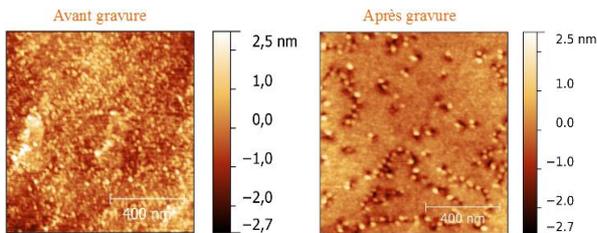


Figure 9(a): Image AFM pour $t_{GRAVURE} = 88$ s

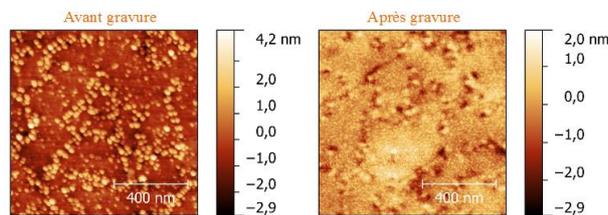


Figure 9(b): Image AFM pour $t_{GRAVURE} = 176$ s

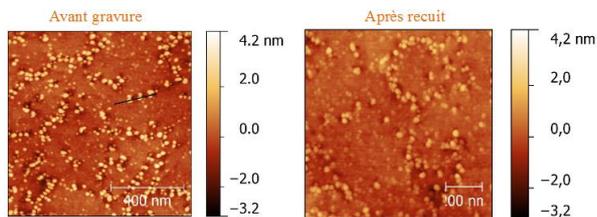


Figure 9(c): Image AFM pour $t_{GRAVURE} = 360$ s

Les figures ci-dessus illustrent les images AFM, avant et après gravure de la couche SiN in situ. La mesure de rugosité diminue pour la totalité des échantillons et cette diminution est d'autant plus importante pour des temps de gravures de 176 et 360 secondes (tableau 2). Cela traduit les défauts de surface de la couche SiN in situ. De même, le recuit après dépôt d'oxyde Al₂O₃ (figure 10) permet de diminuer la rugosité en surface de l'oxyde.

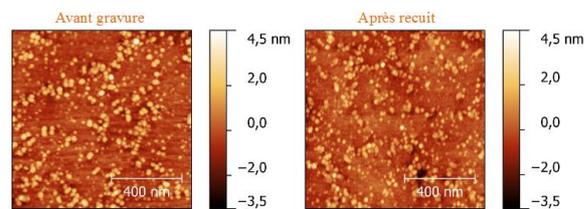


Figure 10: Image AFM sur Al₂O₃/SiN/AlGaN/GaN

	Avant dépôt	Après dépôt Al ₂ O ₃	Après recuit	Après gravure
RMS [nm] 1*1 μm^2	0.80	0.85	0.75	0.67

Tableau 3 : Résultat de mesure AFM

4. Conclusion et perspectives

La fabrication de transistors HEMTs InAlN/GaN sur Si(111) en régime de déplétion, à double grille de 3 μm centrée, a permis de démontrer une densité de courant maximale de 312 mA/mm, une transconductance de 190.2 mS/mm et une tension de pincement de -2.3 V. La mobilité et la densité de porteur, pour l'hétérostructure InAlN/GaN, est de 1355 cm²/V.s et 1.3e13 /cm² avec une résistance de contact et carrée respectivement de 0.38 Ω .mm et 354 Ω/\square . Ainsi, la diminution de la longueur de grille des transistors et la fabrication de transistor à large développement permettra la montée en fréquence montée en fréquence et en puissance. Par ailleurs, la fabrication de dispositifs MIS-HEMTs permettra de réduire les fuites de courant de grille et le choix du diélectrique de grille à haute permittivité devra être judicieux en vue d'une application en électronique de puissance.

Remerciements

Ce travail a été réalisé à l'Institut d'Electronique, de Microélectronique et de Nanotechnologies UMR CNRS 8520 et soutenu par le Labex GANEX. Il a été réalisé au sein du groupe « Composants et Dispositifs Microonde de puissance ».

Références

- [1] S.C. Jain, M. Willander, J. Narayanan, and R.V. Overstraeten, "III-nitrides: Growth, characterization, and properties," *J. Appl. Phys.*, vol. 87, no. 3, pp. 965-1006, Feb. 2000.
- [2] D. As, S. Potthast, J. Fernandez, K. Lischka, H. Nagasawa, and M. Abe, "Cubic GaN/AlGaN schottky-barrier devices on 3c-sic substrates," *Microelectronic Engineering*, vol. 83, no. 1, pp. 34-36, 2006.
- [3] R. Vetury, N. Q. Zhang, S. Keller, and U.K. Mishra, "AlGaN/GaN Heterostructure Metal-Insulator-Semiconductor," *IEEE Trans. Electron devices* 48, 560 (2001).
- [4] H. Y. Liu, B. Y. Chou, W. C. Hsu, C. S. Lee, and C. S. Ho, "A simple gate-dielectric fabrication process for AlGaN/GaN metal-xide-semiconductor high-electron-mobility transistors," *IEEE Trans. Electron Devices Lett.*, vol. 33, no. 7, July 2012.
- [5] M. J. Anand¹, G. I. Ng^{*,1}, S. Vicknesh², S. Arulkumar², and K. Ranjan², "Reduction of current collapse in AlGaN/GaN MISHEMT with bilayer SiN/Al₂O₃ dielectric gate stack," *P hys. Status Solidi C* 10, No. 11, 1421-1425 (2013).
- [6] S. Basu, P. K. Singh, P. W. Sze, and Y. H. Wang, « AlGaN/GaN metal-oxide-semiconductor high-electron-mobility transistor with liquid phase deposited Al₂O₃ as gate dielectric, » *J. Electrochem. Soc.*, vol 157, no. 10, pp. H947-H951, Aug. 2010.
- [7] Z. H. Liu, G.I. Ng, Arulkumar, Y. K. T. Maung, K. L. Teo, S. C. Foo, and V. Sahnuganathan, « Improved linearity for low-noise applications in 0,25- μm GaN MISHEMTs using ALD Al₂O₃ as gate dielectric, » *IEEE Electron Device Lett.*, vol. 31, no. 8, pp. 803-805, Aug. 2010.
- [8] D.D. Koleske, M.E. Coltrin, S.R. Lee, G. Thaler, K.C. Cross, M.J. Russell, "Understanding GaN nucleation layer evolution on sapphire and its impact on GaN dislocation density," *Solid State Lighting and Solar Energy Technologies, Proceedings of the SPIE*, vol. 6841, no., pp. 68410H, Mar. 2007.
- [9] D. Yan, H. Lu, D. Cao, D. Chen, R. Zhang, and Y. Zheng, "On the reverse gate leakage current of AlGaN/GaN high electron mobility transistors," *Applied Physics Letters*, vol. 97, no. 15, p. 153503, 2010.